

(19) 日本国特許庁 (J P)

## (12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平11-163207

(43) 公開日 平成11年(1999) 6月18日

(51) Int.Cl.<sup>6</sup>

識別記号

F I

H 0 1 L 23/12

H 0 1 L 23/12

L

21/60

3 1 1

21/60

3 1 1 S

H 0 5 K 3/40

H 0 5 K 3/40

Z

審査請求 未請求 請求項の数 2 O L (全 7 頁)

(21) 出願番号

特願平9-330052

(22) 出願日

平成9年(1997)12月1日

(71) 出願人 000004455

日立化成工業株式会社

東京都新宿区西新宿2丁目1番1号

(72) 発明者 中村 英博

茨城県つくば市和台48 日立化成工業株式  
会社筑波開発研究所内

(72) 発明者 山崎 聡夫

茨城県つくば市和台48 日立化成工業株式  
会社筑波開発研究所内

(72) 発明者 市村 茂樹

茨城県つくば市和台48 日立化成工業株式  
会社筑波開発研究所内

(74) 代理人 弁理士 若林 邦彦

(54) 【発明の名称】 半導体チップ搭載用基板の製造法および半導体装置

(57) 【要約】

【課題】 フェースダウン実装用インターポーザにおいて、半導体チップとの接続端子と実装領域内入出力端子の引き回し配線の密度を向上させた半導体チップ搭載用基板の製造法およびその半導体チップ搭載用基板を使用した半導体装置を提供する。

【解決手段】 第1の金属層上にこの金属層と選択エッチング可能な第2の金属層が形成され、さらに第2の金属層上に第1の金属層と同じ組成の金属で厚さが第1の金属層と異なる第3の金属層が形成された3層からなる金属箔において、第1金属層に所定の大きさの突起電極群をエッチングにより形成する。この部材を用いて、この部材の突起群の表面を、別途準備した3層箔の第3金属層と対向せしめ、熱硬化可能な樹脂を介して、突起群の表面を第3金属層表面と加圧接触させる。上記の部材の最外層の第3金属側を少なくとも、はんだボール接続可能端子が形成されるようエッチングすることにより半導体チップ搭載用基板を製造する。

## 【特許請求の範囲】

【請求項1】A. 第一の金属層と第二の金属層を備える第一の回路形成材料を準備する工程、

B. 第一の金属層をエッチングして層間接続用の柱状パターンを形成する工程、

C. 前記柱状パターンの形成された面と、第三の金属層を備える第二の回路形成材料とを絶縁材料層を介して加圧し、前記柱状パターンと前記第三の金属層を電気的に接続させる工程、

D. 前記第二、第三の金属層をエッチングし所定の配線パターンを形成する工程を備える半導体チップ搭載用基板の製造法。

【請求項2】請求項1記載の方法によって製造される半導体チップ搭載用基板の第二の金属層をエッチングして形成される配線パターンを外部接続用端子とし、第三の金属層をエッチングして形成される配線パターンを半導体接続用端子とし、前記半導体接続用端子に半導体チップ端子を接続させた半導体装置。

## 【発明の詳細な説明】

## 【0001】

【発明の属する技術分野】本発明は、エッチングによる層間接続用の柱状パターンを有する半導体チップ搭載用基板の製造法およびその半導体チップ搭載用基板を使用した半導体装置に関する。

## 【0002】

【従来の技術】電子機器の小形化、高速化に伴い、プリント配線板上に半導体チップを高密度に実装する必要性が増大している。このため、QFP (Quad Flat Package) をはじめとするリードパッケージが、プリント配線板に実装される場合が多い。しかし、入出力端子の増大に伴い、半導体チップの周辺に二次元的に入出力端子を設けるピン挿入型のPGA (Pin Grid Array) が開発されている。このPGAでは、表面実装に適しないことから、入出力端子にはんだボールを形成する表面実装型のBGA (Ball Grid Array) が開発されている。さらにパッケージを小型化するため、半導体チップの周辺に、半導体チップとの接続端子を設け、その端子と接続して実装領域内に配線と入出力端子を設けるCSP (Chip Size Package) が開発されている。これらは、チップキャリアパッケージと知られ、半導体チップをセラミックやプラスチック基板あるいはフィルムからなるインターポーザに実装し、封止材でトランスファモールドする形態をとる。このような、パッケージでセラミック基板をインターポーザとした場合、有機基材からなるプリント配線板への実装は、熱膨張係数の不整合から接続部での信頼性が低下し不利である。また、セラミック基板は誘電率が高く伝搬遅延を減らすには不利である。これに対して、プラスチックの基板あるいはフィルムをインターポーザとした場合が有利であり比較的安価

である。しかし、熱放散性が低い欠点がある。このようなインターポーザでは、半導体チップの接続は金ワイヤのボンディングが主流であり、耐ノイズ性向上、伝搬遅延低減、熱放散性向上が重要になっている。このような、背景から、半導体チップの電極をインターポーザ側の接続端子に対向接続させるフェースダウンとよぶ実装形態が注目されている。これにより、チップ裏面が実装面から離れるため熱放散性が向上する。また、半導体チップの電極とインターポーザ側の接続端子間距離が大幅に短くなり、伝搬遅延低減とインダクタンス低下による耐ノイズ性が向上する。しかし、この実装形態をCSPに適用するには、インターポーザには半導体チップとの接続端子と実装領域内入出力端子を高密度で確実に引き回し配線することが不可欠となっている。実装領域内入出力端子として一般的なものは、はんだボール接続で円形状の電極を所定の間隔で配置する。このため、上記の引き回し配線の領域が著しく減少する問題が生じている。

## 【0003】

【発明が解決しようとする課題】本発明は、フェースダウン実装用インターポーザにおいて、半導体チップとの接続端子と実装領域内入出力端子の引き回し配線の密度を向上させた半導体チップ搭載用基板の製造法およびその半導体チップ搭載用基板を使用した半導体装置を提供するものである。

## 【0004】

【課題を解決するための手段】本発明の半導体チップ搭載用基板の製造法は、

A. 第一の金属層と第二の金属層を備える第一の回路形成材料を準備する工程、

B. 第一の金属層をエッチングして層間接続用の柱状パターンを形成する工程、

C. 前記柱状パターンの形成された面と、第三の金属層を備える第二の回路形成材料とを絶縁材料層を介して加圧し、前記柱状パターンと前記第三の金属層を電気的に接続させる工程、

D. 前記第二、第三の金属層をエッチングし所定の配線パターンを形成する工程を備えることを特徴とする。

本発明の半導体装置は、上記記載の方法によって製造される半導体チップ搭載用基板の第二の金属層をエッチングして形成される配線パターンを外部接続用端子とし、第三の金属層をエッチングして形成される配線パターンを半導体接続用端子とし、前記半導体接続用端子に半導体チップ端子を接続させた半導体装置である。

## 【0005】

【発明の実施の形態】本発明の半導体チップ搭載用基板の製造法は、

1 a. 第二の金属層と第一の金属層の間に、第一の金属層に対し選択エッチング可能な第一の中間金属層を備える第一の回路形成材料を準備する工程、

1 b. 第一の金属層 をエッチングして層間接続用の柱

状パターンを形成する工程、

1 c. 第三の金属層と第四の金属層を備え、第四の金属層と第三の金属層の間に、第三の金属層に対し選択エッチング可能な第二の中間金属層を備える第二の回路形成材料を準備する工程、

1 d. 前記柱状パターンの形成された面と前記第二の回路形成材料とを絶縁材料層を介して加圧し、前記柱状パターンと前記第四の金属層を接触（電氣的に接続）させる工程、

1 e. 前記第二の金属層と前記第一の中間層をエッチングし所定の配線パターンを形成する工程、

1 f. 前記第三の金属層をエッチングして半導体接続用の柱状パターンを形成する工程、

1 g. 前記第一の中間金属層を選択エッチングする工程、

1 h. 前記第四の金属層をエッチングして所定の配線パターンを形成する工程を備えるものであることができる。

【0006】また本発明の半導体チップ搭載用基板の製造法は、

2 a. 第二の金属層と第一の金属層の間に、第一の金属層に対し選択エッチング可能な第一の中間金属層を備える第一の回路形成材料を準備する工程、

2 b. 第一の金属層をエッチングして層間接続用の柱状パターンを形成する工程、

2 c. 第三の金属層を備える第二の回路形成材料を準備する工程、

2 d. 前記柱状パターンの形成された面と前記第二の回路形成材料とを絶縁材料層を介して加圧し、前記柱状パターンと前記第三の金属層を接触（電氣的に接続）させる工程、

2 e. 前記第二の金属層と前記第一の中間層をエッチングし所定の配線パターンを形成する工程、

2 f. 前記第三の金属層をエッチングして所定の配線パターン（例えば半導体接続用端子）を形成する工程を備えるものであることができる。

【0007】また本発明の半導体チップ搭載用基板の製造法は、

3 a. 第二の金属層と第一の金属層の間に、第一の金属層に対し選択エッチング可能な第一の中間金属層を備える第一の回路形成材料を準備する工程、

3 b. 第一の金属層をエッチングして層間接続用の柱状パターンを形成する工程、

3 c. 前記第一の中間金属層を選択エッチングする工程、

3 d. 第三の金属層と第四の金属層を備え、第四の金属層と第三の金属層の間に、第三の金属層に対し選択エッチング可能な第二の中間金属層を備える第二の回路形成材料を準備する工程、

3 e. 前記柱状パターンの形成された面と前記第二の回

路形成材料とを絶縁材料層を介して加圧し、前記柱状パターンと前記第四の金属層を接触させる工程、

3 f. 前記第二の金属層と前記第一の中間層をエッチングし所定の配線パターンを形成する工程、

3 g. 前記第三の金属層をエッチングして半導体接続用の柱状パターンを形成する工程、

3 h. 前記第二の中間金属層を選択エッチングする工程、

3 i. 前記第四の金属層をエッチングして所定の配線パターンを形成する工程を備えるものであることができる。

【0008】また本発明の半導体チップ搭載用基板の製造法は、

4 a. 第二の金属層と第一の金属層の間に、第一の金属層に対し選択エッチング可能な第一の中間金属層を備える第一の回路形成材料を準備する工程、

4 b. 第一の金属層をエッチングして層間接続用の柱状パターンを形成する工程、

4 c. 前記第一の中間金属層を選択エッチングする工程、

4 d. 第三の金属層を備える第二の回路形成材料を準備する工程、

4 e. 前記柱状パターンの形成された面と前記第二の回路形成材料とを絶縁材料層を介して加圧し、前記柱状パターンと前記第四の金属層を接触（電氣的に接続）させる工程、

4 f. 前記第二の金属層と前記第一の中間層をエッチングし所定の配線パターンを形成する工程、

4 g. 前記第三の金属層をエッチングして所定の配線パターン（例えば半導体接続用端子）を形成する工程を備えるものであることができる。

【0009】本発明の半導体チップ搭載用基板の製造法では、柱状パターンの形成された面と第二の回路形成材料とを絶縁材料層を介して加圧し前記柱状パターンと金属層を接触させる工程の後に、前記柱状パターンと前記金属層間の低電気抵抗化処理を施すことができる。このような低電気抵抗化処理としては、電圧を印加せしめ接触する金属間に金属イオンの移動によるイオンマイグレーション、超音波を印加して接触させる金属間の樹脂残さを減少させ接触確率を上昇させる等の手法が使用できる。また、接触させる金属の少なくとも一方を酸化による粗面化処理し、その酸化粗面を還元する酸化・還元処理を予め行うことにより小さい接続抵抗値を付与することができる。

【0010】本発明の半導体チップ搭載用基板の製造法では、第一の金属層をエッチングして層間接続用の柱状パターンを形成するために、第一の金属層と第二の金属層の間に、第一の金属層に対し選択エッチング可能な第一の中間金属層を備えることができるが（第二の金属層に対し第一の中間金属層は選択エッチング可能であって

も、選択エッチング可能でなくても良い)、第一の金属層と第二の金属層の間に第一の中間金属層を設けなくとも、第一の金属層と第二の金属層を選択エッチング可能なものにしても良い。また、第三の金属層と第四の金属層を備え、第四の金属層と第三の金属層の間に、第三の金属層に対し選択エッチング可能な第二の中間金属層を備える第二の回路形成材料においても上記と同様である。さらに、第一の金属層と第二の金属層、および第三の金属層と第四の金属層は単一の金属層であり単一の金属層表面に所定のエッチングレジストパターンを形成しレジストが形成されていない面をハーフエッチングして、第一の金属層と第二の金属層、および第三の金属層と第四の金属層を形成したものと同様に、層間接続用の柱状パターンおよび所定の配線パターン(例えば半導体接続用端子)を形成するようにすることもできる。

【0011】本発明では、第1の金属層上に該金属層と選択エッチング可能な第2の金属層が形成され、さらに第2の金属層上に第1の金属層と同じ組成の金属で厚さが第1の金属層と異なる第3の金属層が形成された該3層からなる金属箔(以下3層箔)において、第1金属層に所定の大きさの突起電極群をエッチングにより形成する。この部材を用いて、この部材の突起群の表面を、別途準備した3層箔の第3金属層と対向せしめ、熱硬化可能な樹脂を介して、突起群の表面を該第3金属層表面と加圧接触させる。機械的接続をより確実にするために該突起群を有する第3金属と該突起電極群表面と接触する第3金属層を有する第1金属間に所定の電圧を所定の温度、湿度、気圧の雰囲気下で所定時間印加せしめ、該突起電極群と該第3金属の接触抵抗を低下させ安定にさせる工程を含むことができる。上記の部材の最外層の第3金属側を少なくとも、はんだボール接続可能端子が形成されるようエッチングする。

【0012】図1に、三層箔の第1金属に突起電極群を形成するための工程断面を示す。図1(a)に示す三層箔において図中2で示す第1の中間金属層は第1金属層1と選択エッチング可能であり、また第1金属層1よりイオン化傾向が低い。構造諸元は、第1金属層の厚さが $18\sim 70\mu\text{m}$ であり、第1の中間金属層の厚さは、 $1\sim 5\mu\text{m}$ である。第2金属層3の厚さは $5\sim 18\mu\text{m}$ である。図中には簡略のため示さないが、後工程のフォトリソ工程でマスク位置合わせに必要なガイド穴をこの部材に予め開けておく。この三層箔両面に例えば日立化成製感光性レジストHN640をラミネートし、第1金属層1に、後述の突起電極イメージのエッチングレジスト4を図1(b)に示すように像形成する。このときの電極形状は角状より円状が望ましい。この後、図1(c)に示すように第1金属層を選択エッチングする。次に、エッチングレジスト4を剥離し図1(d)に示す様に高さが均一な突起電極群を有する部材を得る。このように均一な高さの狭ピッチの突起電極が得られる。また、本

部材の第1中間金属層はイオン化傾向が低く、最外層の第2金属のマイグレーションを抑制できる。

【0013】図2は、図1の部材と三層箔を加圧接触させる工程を示す。図2(a)は図1(d)の部材である。図2(b)はこの部材の突起電極群先端と別途準備した三層箔の第3金属側を対向するように、熱硬化性樹脂を介して配置する構成断面を示す。この構成で、真空熱プレスにより、該突起電極群を熱硬化性樹脂に埋設させるとともに、該第3金属層3'と機械的、及び熱的に接触せしめる。これにより、図2(c)に示す部材が得られる。この際、突起電極と3'の面に所定の温度、湿度、気圧の条件下で、電圧を印加せしめ、充分小さい接触抵抗値を付与する。配線層と、はんだ接続用電極を層分離接続でき、配線層の領域を大幅に増加できる。

【0014】図3は、図2の部材を用いて、最外層の第2金属3および第1中間金属層2を順次エッチングし、所定のはんだボール接続用電極およびガイドマークパターンを形成する工程および最外層の第1'、2'、3'金属層を該ガイドマークを第1'金属層側から透視可能になるよう後述の突起電極とこれに接続しはんだボール接続用電極への配線領域を残して、エッチングする工程を示す。図3(a)は図2の部材である。図3(b)はこの部材の両面にレジスト4をラミネートし、3で示す第2金属層側に後述のはんだボール接続用電極およびガイドマークパターンイメージを露光現像で像形成する次に図3(c)で示す様に3および2で示す第2金属層及び第1中間金属層をエッチング後レジストを剥離する。図3(d)で示す様にエッチングレジストを形成し、第3金属層1'、第2中間金属層2'および第4金属層3'をエッチング後レジストを剥離する。このように、配線層とはんだ接続用電極の層分離接続を確実、安定にできる。

【0015】図4は図3の部材を用いて、突起電極を有するインターボザの製造工程断面を示す。図4(a)は図3の発明による部材を示す。この部材の両面にレジスト4をラミネートし最外層1'で示す第3金属層側に後述の突起電極を形成するためのイメージを露光、現像で像形成する。第3金属層1'をエッチングしてなる突起電極をマスクとして2'で示す第2中間金属層を選択エッチングする。レジスト剥離後、3'で示された第4の金属層を同様のフォトリソ工程で5で示す樹脂層内の少なくとも1つの突起電極と電気的に接合した配線を形成する。図4(c)により得られた構造においては、必ずしも退けるわけではないが1'、2'で示す金属層をすべてエッチング除去し、3'のみをパターンエッチングし、5で示す樹脂層内の少なくとも1つの突起電極と電気的に接合した配線を形成してもよい。但し、この場合は別途突起電極を造る必要がある。これにより得られた基板の突起電極群を含む基板の配線に無電解による、ニッケル/パラジウム/金めっき6を行って、図4

(d)に示すインターポーザを得る。このように、最外層に突起電極を有するか、あるいはなくても、高密度なインターポーザを製造するための部材が得られる。

【0016】図5は図4の部材を用いて、半導体装置を製造する工程を示す断面図である。図5(a)は図4

(d)の部材である。図5(b)に示すように異方導電接着剤シート7を介して半導体チップ8を位置合わせし、図5(c)に示すよう加熱・加圧し、図5(d)に示すよう樹脂封止9し、切り出しを行い半導体装置を得ることができる。異方導電接着剤シートはエポキシ樹脂等の樹脂マトリックス中に導電粒子を0.5～15重量%分散させたものが使用される。

【0017】

【発明の効果】本発明の半導体チップ搭載用基板の製造法により、均一な高さの狭ピッチの突起電極が得られる、また配線層とはんだ接続用電極を層分離接続でき、配線層の領域を大幅に増加でき、配線層とはんだ接続用電極の層分離接続を確実、安定に行うことができる。本発明の半導体装置は、チップ搭載用基板が高密度な突起電極を有すものであり、小型であり信頼性に優れるものである。

【図面の簡単な説明】

【図1】本発明の半導体チップ搭載用基板の製造工程を

示す断面図である。

【図2】本発明の半導体チップ搭載用基板の製造工程を示す断面図である。

【図3】本発明の半導体チップ搭載用基板の製造工程を示す断面図である。

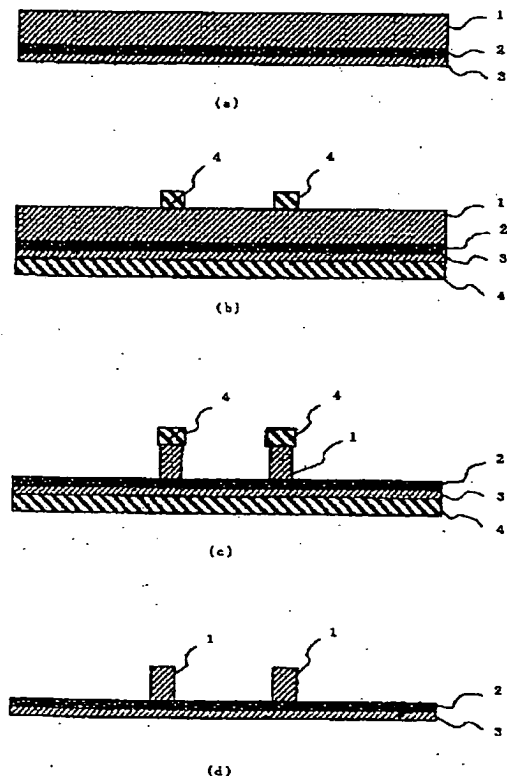
【図4】本発明の半導体チップ搭載用基板の製造工程を示す断面図である。

【図5】本発明の半導体装置の製造工程を示す断面図である。

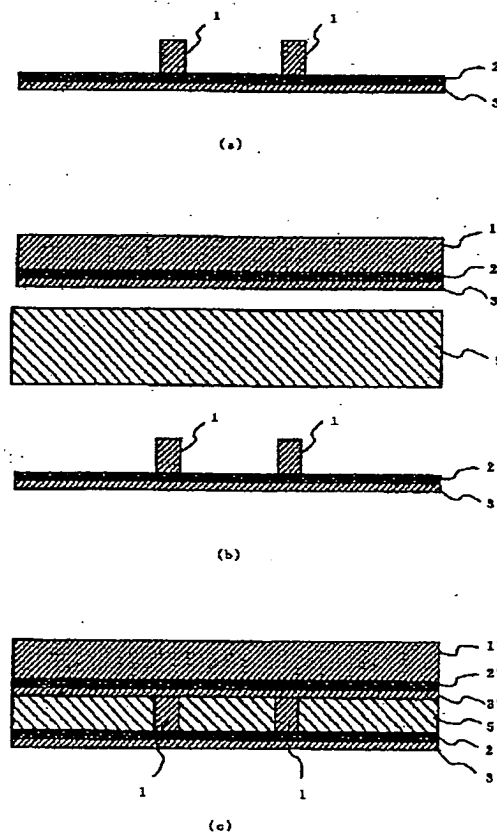
【符号の説明】

- 1 : 第1金属層
- 2 : 第1中間金属層
- 3 : 第2金属層
- 1' : 第3金属層
- 2' : 第2中間金属層
- 3' : 第4金属層
- 4 : レジスト
- 5 : 絶縁材料層
- 6 : ニッケル/パラジウム/金めっき
- 7 : 異方導電接着シート
- 8 : 半導体チップ
- 9 : 樹脂封止

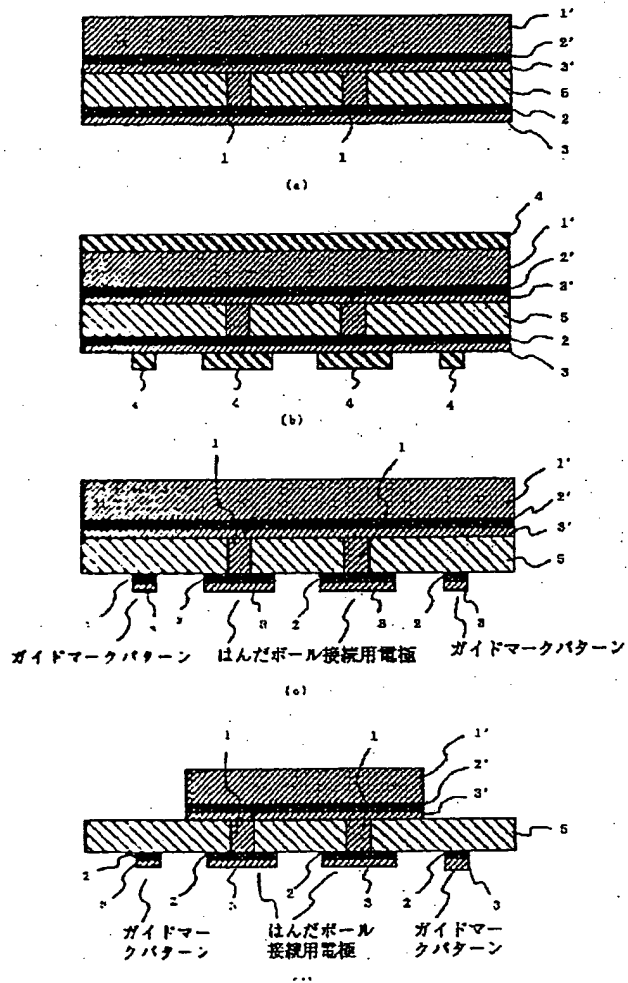
【図1】



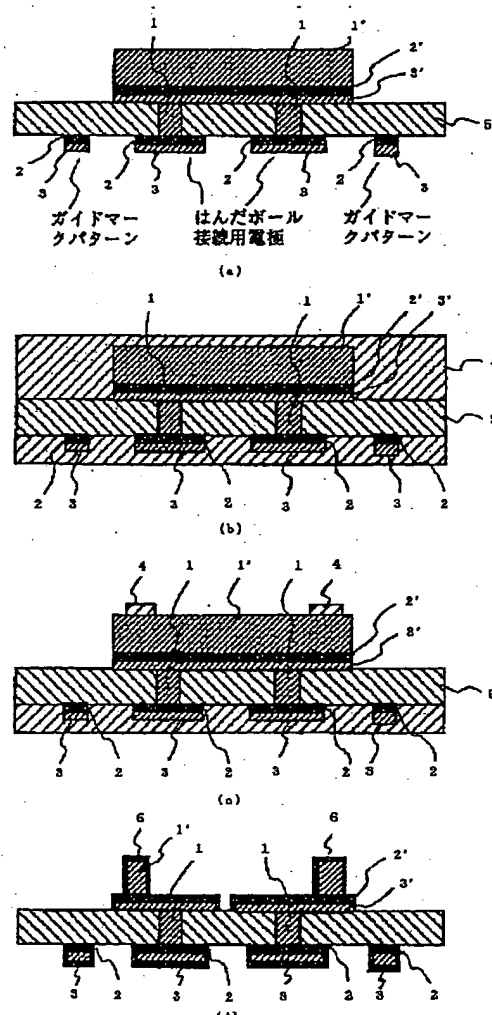
【図2】



【図3】



【図4】



⑬ BUNDESREPUBLIK

DEUTSCHLAND



DEUTSCHES

PATENTAMT

⑫ Offenlegungsschrift

⑪ DE 3939647 A1

⑤① Int. Cl. 5:

H 01 L 23/14

H 01 L 23/055

H 01 L 21/48

②① Aktenzeichen: P 39 39 647.9

②② Anmeldetag: 30. 11. 89

②③ Offenlegungstag: 31. 5. 90

DE 3939647 A1

③① Unionspriorität: ③② ③③ ③①

30.11.88 JP 63-302396

⑦① Anmelder:

Hitachi, Ltd., Tokio/Tokyo, JP

⑦④ Vertreter:

Pagenberg, J., Dr.jur.; Frohwitter, B., Dipl.-Ing.,  
Rechtsanwälte; Geißler, B., Dipl.-Phys.Dr.jur., Pat.-  
u. Rechtsanwäl.; Bardehle, H., Dipl.-Ing.; Dost, W.,  
Dipl.-Chem. Dr.rer.nat.; Altenburg, U., Dipl.-Phys.,  
Pat.-Anwälte, 8000 München

⑦② Erfinder:

Shigi, Hidetaka; Takenaka, Takaji, Hadano,  
Kanagawa, JP; Kobayashi, Fumiyuki, Sagamihara,  
Kanagawa, JP

Prüfungsantrag gem. § 44 PatG ist gestellt

⑤④ Trägersubstrat und Verfahren zur Herstellung des Trägersubstrates

Ein Trägersubstrat, das eine Isolatorbasis mit Anschlüssen für die Außenverbindung und einen Verdrahtungsabschnitt aufweist, der auf der Isolatorbasis zur Verbindung von Schaltungselementen, die auf der Basis zu befestigen sind, mit den Anschlüssen für die Außenverbindung vorgesehen ist. Der Verdrahtungsabschnitt umfaßt eine Vielzahl von isolierenden Filmen, eine Elektroden-schicht, die auf der obersten isolierenden Schicht für die Verbindung mit den Schaltungselementen vorgesehen ist, und Leiter, die auf den isolierenden Schichten zur Verbindung der Elektroden-schicht mit den Anschlüssen für die Außenverbindung vorgesehen sind. Eine Schaltungselementschicht kann weiterhin auf der isolierenden Schicht vorgesehen werden, die nicht der obersten isolierenden Schicht entspricht. Die Schaltungselementschicht hat Schaltungselemente die in Dünnschicht ausgebildet sind. Alternativweise oder zusätzlich zu der Schaltungselementschicht kann eine Verdrahtungsschicht vorgesehen sein. Die letztere Schicht kann vorzugsweise zwischen der Schaltungselementschicht und der Elektroden-schicht zum Koordinieren der Anordnung der Elektroden auf der Elektroden-schicht mit den Anschlüssen für die Außenverbindung angeordnet sein, um die Elektroden mit den Anschlüssen zu verbinden.

DE 3939647 A1

Die Erfindung betrifft im allgemeinen ein Gehäuse für ein Schaltungselement und betrifft insbesondere ein Trägersubstrat für das Gehäuse für das Schaltungselement und ein Verfahren zur Herstellung des Gehäuses, das geeignet ist zum Aufnehmen einer integrierten Schaltung von großem Integrationsgrad (LSI-Schaltung), wie z.B. eine integrierte Schaltung auf Halbleiterbasis.

Kürzlich sind Schaltungen, insbesondere Halbleiterschaltungen, in einem Gehäuse mit immer größer werdender Dichte und größerem Integrationsgrad untergebracht worden, was eine erhöhte Anzahl von Anschlußstiften, die von außen zugänglich sind, erfordert. Um diese Anforderungen bzw. Erfordernisse zu erfüllen, wurde ein Flip-Chip-Bondierverfahren für die integrierten Halbleiterschaltungen vorgeschlagen, bei dem Anschlüsse auf jeder Fläche eines Chips vorgesehen sind, anstatt Anschlüsse nur an den peripheren bzw. außenliegenden Flächen des Chips vorzusehen, wie es vorher der Fall war. Um diese Technik ausführen zu können, sind Anschlüsse des Halbleitergehäuses, das solche integrierten Halbleiterschaltungen enthält, entsprechend gitterförmig bzw. netzförmig herausgeführt.

Das Halbleitergehäuse vom Typ wie oben angeführt, weist im allgemeinen Schaltungselemente bzw. Bauelemente wie z.B. Halbleiterchips und ein Trägersubstrat auf, auf dem die Halbleiterchips untergebracht bzw. befestigt sind. Das Trägersubstrat, das in dem Halbleitergehäuse eingesetzt wird, ist im allgemeinen ein Keramiksubstrat, das aus Metallen mit hohem Schmelzpunkt hergestellt ist, die simultan zusammengebacken bzw. gebacken bzw. gebrannt werden.

Außerdem wird ein angepaßtes Abschlußsystem bzw. Anschlußsystem für Schaltungen eingesetzt, die mit einem Computersystem verbunden sind. Im angepaßten Abschlußsystem wird eine Übertragungsleitung mit einem Widerstand abgeschlossen, der gleich der Impedanzcharakteristik bzw. der Leitungsimpedanz ist, so daß keine Reflexionen und keine stehenden Wellen auftreten.

Aus diesem Grund werden Abschlußwiderstände um das Gehäuse der integrierten Halbleiterschaltung oder des Chips herum angeordnet, um ein Abschließen bzw. einen Abschluß der Übertragungsleitungen zu bewirken, wenn die integrierte Halbleiterschaltung auf dem Substrat befestigt wird.

Die Abschlußwiderstände, die bis jetzt eingesetzt wurden, sind diskrete Widerstandschips bzw. Bauelemente. Dies bringt gewichtige Begrenzungen bezüglich der Aufgabe, die Größe des Gehäuses für die integrierte Halbleiterschaltung zu reduzieren, mit sich, da diese diskreten Widerstandschips selbst eine Begrenzung bzw. eine Beschränkung bezüglich einer geringen Größe haben und wesentliche Flächen oder Räume zum Befestigen bzw. Unterbringen erfordern. Somit sind die diskreten Widerstandschips kaum geeignet, um eine erhöhte Unterbringungsichte zu erreichen. Anders ausgedrückt, können nur eine begrenzte Anzahl von Gehäusen für integrierte Halbleiterschaltungen oder Chips auf einer Leiterplatte zusammen angeordnet werden, sobald die diskreten Widerstandschips eingesetzt werden.

Um dieses Problem zu lösen wird in der japanischen, ungeprüften Patentveröffentlichung (Kokai) Nr. 58-1 99 552 eine Technik beschrieben, die sich auf Abschlußwiderstandschips bezieht, aber fähig dazu ist, eine erhöhte Anzahl von LSI-Einheiten zusammen anzuord-

nen.

Die Veröffentlichung beschreibt insbesondere einen Widerstandschip, der eine Isolatorbasis bzw. Grundfläche und eine Vielzahl von Widerstandselementen aufweist, die auf der Basis ausgebildet sind, die, und zwar an einem Ende des jeweiligen Widerstandselements, mit einem Durchgangsloch bzw. einer Durchgangsbohrung, die ein Halbleiterchip und eine Leiterplatte verbindet, und mit einer Elektrodenschicht bzw. Anschlußschicht, die auf der Leiterplatte vorgesehen ist, verbunden ist, und zwar am anderen Ende des jeweiligen Widerstandselementes. Die Widerstandselemente bzw. Bauelemente sind auf der Isolatorbasis, die z.B. eine keramische Basis sein kann, durch eine Dünnschichttechnik oder eine Dickfilmtechnik hergestellt und mit den Durchgangslöchern durch Verdrahtung jeweils verbunden. Die Widerstandswerte der Widerstandselemente werden durch Lasertrimmen bzw. Abstimmung eingestellt, nachdem die Widerstandselemente hergestellt worden sind.

Entsprechend der in der Veröffentlichung beschriebenen Technik werden die Widerstandselemente vorläufig, wie oben beschrieben, hergestellt und nur die Widerstandselemente, die für Halbleiterchips und/oder logische Verdrahtungen, die auf der Leiterplatte vorgesehen sind, gebraucht werden, bleiben zurück, wohingegen die übrigen Widerstandschips durch Durchschneiden der Verdrahtung mit einem Laserstrahl abgeschnitten werden. Diese Widerstandschips werden durch Löten mit den Halbleiterchips verbunden und die so ausgebildeten Anordnungen werden des weiteren mit der Leiterplatte durch Löten verbunden, um einsetzbar sein zu können.

Diese bekannte Technik verschweigt jedoch, wie eine Anzahl von Widerstandselementen auf der Leiterplatte vorzusehen sind. Wie oben beschrieben, muß der Widerstandswert des Widerstandselements wie z.B. einem Widerstandsmodul durch Trimmen während der Herstellung eingestellt werden. Im Detail, und zwar in dem Fall, wo die Widerstandselemente als Dünnschicht, der auf der keramischen Basis ausgebildet ist, vorliegen, variiert der Widerstandswert des Filmes stark ortsabhängig, und zwar wegen der Rauigkeit oder der Unregelmäßigkeit der Oberfläche der keramischen Basis, wodurch ein Einstellen des Widerstandswertes erforderlich wird. Im Falle, wo die Widerstandselemente in Dickfilmtechnik ausgeführt sind, kann dagegen die Genauigkeit des Widerstandswertes nicht garantiert werden, wodurch ebenfalls eine Einstellung des Widerstandswertes erforderlich wird.

In diesem Zusammenhang sollte angemerkt werden, daß kürzlich vorgestellte, hochintegrierte Halbleiterschaltungen mehrere hundert oder sogar noch mehr Widerstände benötigen und es ist ziemlich schwierig, für jeden der Widerstände eine Einstellung durch Messen des jeweiligen Widerstands bzw. Widerstandswertes und Trimmen desselben durchzuführen.

Somit ist die bekannte Technik, wie sie in der Veröffentlichung beschrieben ist, nicht praktisch anwendbar oder doch zumindest für wirkliche Verhältnisse unpraktisch.

Die bekannte Technik gibt des weiteren nicht die vorgesehene Anordnung der Widerstände an. Die Widerstände werden genauer gesehen benachbart zu den Durchgangslöchern angeordnet, die die Leiterplatte mit den Halbleiterchips, die auf ihr befestigt sind, verbinden. Deshalb, wenn die Integration weiterhin ansteigt und Kontaktflecken (bumps) näher aneinander angeordnet werden, werden die Flächen bzw. Bereiche zum Befesti-



gen der Widerstände abnehmen bzw. kleiner werden. Dies bringt eine Einschränkung für die Größe und die Anordnung der Widerstände mit sich.

Wie aus dem Vorhergehenden entnommen werden kann, bestehen tatsächlich einige Schwierigkeiten, die vorherbeschriebene Technik bei einem Trägersubstrat einzusetzen. Deshalb ist eine Aufgabe, die Schwierigkeiten zu lösen, um ein Schaltungsgehäuse zu realisieren, das das Trägersubstrat verwendet.

Es ist deshalb eine Aufgabe der vorliegenden Erfindung, ein Trägersubstrat zu schaffen, das fähig dazu ist, Dünnschaltungsselemente z.B. Widerstandselemente mit der erforderlichen Genauigkeit zu erzeugen und ein Verfahren zur Herstellung des Trägersubstrats anzugeben.

Es ist eine andere Aufgabe der vorliegenden Erfindung, ein Trägersubstrat und ein Verfahren zur Herstellung des Trägersubstrats zu schaffen, wobei das Trägersubstrat dazu fähig ist, Schaltungselemente wie z.B. Widerstandselemente ohne wesentliche Einschränkungen bzw. Begrenzungen der Größe und des Layouts zu schaffen, sogar wenn es erforderlich ist, hochintegrierte Schaltungselemente zu befestigen bzw. unterzubringen, in denen Kontaktflecken zur Verbindung nahe aneinander vorgesehen sind.

Es ist eine weitere Aufgabe der vorliegenden Erfindung, ein Gehäuse für ein Schaltungselement zu schaffen, das das oben spezifizierte Trägersubstrat einsetzt.

Um die oben beschriebenen Aufgaben zu lösen, werden drei erfindungsgemäße Trägersubstrate angegeben.

Ein erstes erfindungsgemäßes umfaßt ein Trägersubstrat umfaßt eine Isolatorbasis mit Anschlüssen bzw. Anschlußstiften zur Außenverbindung und einen Verdrahtungsabschnitt, der auf der Isolatorbasis zum Verbinden von Schaltungselementen, die auf dem Trägersubstrat befestigt werden sollen, mit diesen Anschlüssen zur Außenverbindung vorgesehen ist. Der Verdrahtungsabschnitt umfaßt eine Vielzahl von isolierenden Filmen bzw. Schichten, eine Elektrodenschicht, die auf der obersten Isolatorschicht zum Verbinden mit den Schaltungselementen vorgesehen ist, eine Schicht oder Schichten mit Schaltungselementen, die auf der Isolationschicht oder den isolierenden Schichten vorgesehen sind, die nicht der obersten Isolationschicht entsprechen und Schaltungselemente haben, die in der Form eines Dünnschicht ausgebildet sind, und Leiter bzw. Leiterbahnen auf den isolierenden Filmen zum Verbinden der Elektrodenschicht mit dem Anschluß zur Außenverbindung durch bzw. über die Schicht oder Schichten mit Schaltungselementen.

Ein zweites erfindungsgemäßes Trägersubstrat weist eine Isolationsbasis mit Anschlüssen für eine Außenverbindung und einen Verdrahtungsabschnitt auf, der auf der Isolationsbasis zum Verbinden von Schaltungselementen, die auf dem Trägersubstrat befestigt werden sollen, mit dem Anschluß für die Außenverbindung ausgebildet ist. Der Verdrahtungsabschnitt umfaßt eine Vielzahl von Isolationsfilmen, eine Elektrodenschicht, die auf dem obersten Isolationsfilm vorgesehen ist und die Elektroden zur Verbindung mit den Schaltungselementen aufweist, eine Verdrahtungsschicht, die auf irgendeiner anderen Isolationschicht vorgesehen ist, die nicht der obersten Isolationschicht entspricht, und zwar zum Verbinden bzw. Koordinieren der Anordnung der Elektroden auf der Elektrodenschicht mit den Anschlüssen für die Außenverbindung, um die Elektroden mit den Anschlüssen zu verbinden, und Leiter, die auf den Isolationschichten zum Verbinden der Elektroden-

schicht mit den Anschlüssen für die Außenverbindung durch bzw. über die Verdrahtungsschicht vorgesehen sind.

Ein drittes erfindungsgemäßes Trägersubstrat weist eine Isolationsbasis mit Anschlüssen für eine Außenverbindung und einen Verdrahtungsabschnitt auf, der auf der Isolationsbasis zum Verbinden von Schaltungselementen, die auf dem Trägersubstrat zu befestigen sind, mit den Anschlüssen für die Außenverbindung vorgesehen ist, wobei der Verdrahtungsabschnitt eine Vielzahl von Isolationsfilmen, eine Elektrodenschicht, die auf der obersten Isolationschicht zum Verbinden mit den Schaltungselementen vorgesehen ist, eine Schicht mit Schaltungselementen, die auf einer Isolationschicht vorgesehen ist, die nicht der obersten Isolationschicht entspricht und die Schaltungselemente aufweist, die in Dünnschichttechnik ausgebildet sind, eine Verdrahtungsschicht, die zwischen der Schicht mit Schaltungselementen und der Elektrodenschicht vorgesehen ist, zum Verbinden bzw. Koordinieren der Anordnung der Elektroden auf der Elektrodenschicht mit den Anschlüssen für eine Außenverbindung, um die Elektroden mit den Anschlüssen zu verbinden, und Leiter aufweist, die auf den Isolationschichten zum Verbinden der Elektrodenschicht mit den Anschlüssen für die Außenverbindung durch die Verdrahtungsschicht vorgesehen sind.

Weiterhin wird ein Gehäuse für Schaltungselemente vorgestellt, in dem die Schaltungselemente auf dem Trägersubstrat, wie oben spezifiziert wurde, zur Verbindung mit einer Elektrodenschicht des Trägersubstrats untergebracht bzw. befestigt sind.

Des weiteren wird ein Verfahren zur Herstellung eines Trägersubstrats angegeben, das eine Isolatorbasis mit Anschlüssen für eine Außenverbindung und einen Verdrahtungsabschnitt aufweist, der auf der Isolatorbasis zum Verbinden von Schaltungselementen, die auf dem Trägersubstrat befestigt werden sollen, mit den Anschlüssen der Isolatorbasis für eine Außenverbindung vorgesehen ist, wobei das Herstellungsverfahren die folgenden Schritte aufweist:

Erzeugen der Verdrahtungsabschnitte durch Ausbilden eines Isolationsfilmes auf der Isolatorbasis; Ausbilden von Schaltungselementen in einem Film auf dem Isolationsfilm; Ausbilden eines anderen Isolationsfilms auf dem Film der Schaltungselemente; Ausbilden einer Verdrahtungsschicht auf dem anderen Isolationsfilm zum Verbinden bzw. Koordinieren der Schaltungselemente, die auf dem Trägersubstrat untergebracht werden sollen, mit den Anschlüssen für die externe Verbindung der Isolatorbasis, um eine Verbindung zwischen diesen zu erhalten; Ausbilden eines weiteren Isolationsfilmes auf der Verdrahtungsschicht; Ausbilden einer Elektrodenschicht auf dem weiteren Isolationsfilm zum Verbinden mit den Schaltungselementen; und Erzeugen von Durchgangslöchern und Verdrahtungsleitern in Verbindung bzw. Zuordnung mit bzw. zu den jeweiligen Isolationsfilmen.

Bei dem Trägersubstrat gemäß der vorliegenden Erfindung, wird bevorzugterweise als Isolatorbasis eine keramische Basis eingesetzt. Die Isolatorbasis wird mit Durchgangslöchern bzw. Bohrungen versehen, die mit der oberen bzw. oberliegenden und der unteren bzw. unterliegenden Fläche bzw. Oberfläche der Basis kommunizieren bzw. zwischen diesen verlaufen.

Das Dünnschichtschaltungselement kann z.B. ein Dünnschichtwiderstandselement sein, das als Abschlußwiderstand eingesetzt werden kann. Das Dünnschichtwiderstandselement kann z.B. durch eine Vakuumabschei-

derung mit Cr Cermet (Metallkeramik) hergestellt werden.

Die Isolationsfilme werden bevorzugterweise aus organischen Materialien wie z.B. Polyimiden erzeugt.

Das Gehäuse bzw. die Verpackung des Schaltungselements gemäß der vorliegenden Erfindung wird bevorzugt durch Unterbringen bzw. Befestigen der Schaltungselemente auf dem Trägersubstrat hergestellt, das die Dünnschichtwiderstandselemente aufweist. In diesem Fall können die Dünnschichtwiderstandselemente als Abschlußwiderstände dienen bzw. eingesetzt werden.

Die Schaltungselemente, die zusammen in dem Gehäuse für Schaltungselemente untergebracht bzw. eingebaut werden sollen, gemäß der vorliegenden Erfindung, können integrierte Schaltungen sein. Und zwar kann insbesondere eine integrierte Schaltung großer Integrationsdichte, wie z.B. ein LSI-Halbleiter, wobei Elemente mit hoher Dichte angeordnet werden, geeignet mit dem Trägersubstrat, das eine Verdrahtungsschicht aufweist, kombiniert werden.

Gemäß der vorliegenden Erfindung wird der Isolationsfilm auf der Isolatorbasis ausgebildet, um Dünnschichtschaltungselemente, wie z.B. Dünnschichtwiderstandselemente, auszubilden. Deshalb werden Unregelmäßigkeiten oder Verbiegungen bzw. Deformationen der Isolatorbasis, die z.B. aus Keramik sein kann, durch den Isolationsfilm, der unten den Dünnschichtschaltungselementen vorgesehen ist, ausgeglichen bzw. auch auf das gleiche Niveau gebracht. Somit können die Schaltungselemente unbeeinflusst von ungewünschten Einflüssen durch die Oberflächenrauigkeit der Isolatorbasis sein. Deshalb können Schaltungselemente mit einem gewünschten Wert, z.B. Widerstandswerte, genau hergestellt werden. Als Ergebnis wird eine Einstellung wie z.B. Trimmen der Schaltungselemente oder der Dünnschichtwiderstandselemente nicht mehr benötigt, nachdem sie ausgebildet worden sind.

In diesem Fall, hat das Trägersubstrat eine Verdrahtungsschicht auf der Isolationsschicht, die die Elektroden zum Verbinden mit den Schaltungselementen, die auf dem Trägersubstrat befestigt werden sollen, mit den Anschlüssen der Isolatorbasis für die Außenverbindung verbindet, und zwar während der Koordinierung bzw. Abstimmung. Demzufolge können Anschlüsse der Schaltungselemente, die auf dem Trägersubstrat befestigt werden sollen, mit den Anschlüssen der Isolatorbasis zum Außenverbinden sogar dann verbunden werden, wenn das Layout für die Anschlüsse der Schaltungselemente gegenüber dem Layout für die Anschlüsse der Isolatorbasis nicht ausgerichtet ist.

Zudem, wenn die Schaltungselemente, die auf dem Trägersubstrat befestigt werden sollen, eine Anschlußanordnung aufweisen, bei der die Anschlüsse sehr dicht beieinander angeordnet sind, kann die Anschlußdichte der Anschlußanordnung durch die Verdrahtungsschicht erreicht werden. Demzufolge, wenn es erforderlich ist, das Schaltungsgehäuse zu befestigen bzw. unterzubringen, daß diese Schaltungselemente aufweist bzw. enthält, und zwar auf einer Leiterplatte, kann die Verbindungsausführung leichter bewerkstelligt bzw. durchgeführt werden.

Des weiteren, da die Anschlußanordnung hoher Dichte auf eine Anschlußanordnung niedriger Dichte reduziert werden kann und die Anschlußanordnungen miteinander durch die Verdrahtungsschicht koordiniert werden können, können die Signal oder Stromversorgungspositionen bzw. Anschlüsse willkürlich geändert bzw. abgeändert werden, was es erlaubt, die Schaltung

freier bzw. unbeschränkter zu gestalten bzw. zu entwickeln. Dies bewirkt, daß das Muster oder die Größe des Schaltungselementes, daß auf der Schaltungselementschicht erzeugt bzw. ausgebildet ist, auf freier Art und Weise bestimmt werden kann.

Weitere Vorteile, Merkmale, Ausführungsformen und Anwendungsmöglichkeiten der vorliegenden Erfindung werden aus der nachfolgenden Beschreibung unter Zuhilfenahme der beiliegenden Zeichnungen ersichtlich. Es zeigen:

Fig. 1 eine Schnittansicht, die eine Ausführungsform eines Trägersubstrats gemäß der vorliegenden Erfindung und ein Gehäuse für Schaltungselemente zeigt, das das Trägersubstrat einsetzt; und

Fig. 2 ein Musterdiagramm von Leiterabschnitten und Widerstandsabschnitten des Trägersubstrats in Querschnittsansicht entlang einer Linie II-II.

Eine Ausführungsform der vorliegenden Erfindung wird nachstehend mit Bezug auf die Zeichnungen beschrieben.

Fig. 1 zeigt in einer Schnittansicht eine Konfiguration des Trägersubstrats gemäß der vorliegenden Erfindung.

Das dargestellte Trägersubstrat umfaßt eine keramische Basis 6 und einen Dünnschicht-Verdrahtungsabschnitt 4, der auf der keramischen Basis 6 angeordnet ist.

Die keramische Basis 6 wird z.B. aus einem keramischen Pulver, das als Hauptmaterial Aluminiumoxid (Alumina) enthält, erzeugt. Die keramische Basis 6 ist mit Durchgangslöchern 7 ausgestattet und mit Anschlüssen 10 bis 13 versehen. Die Anschlüsse 10 bis 13 werden für die Verbindung eingesetzt, wenn die keramische Basis 6 auf einer gedruckten Leiterplatte (nicht gezeigt) angeordnet bzw. befestigt wird. Die keramische Basis 6 bzw. Grundplatte 6 kann weiterhin mit einer Stromzuführschicht oder -schichten und/oder einer Erdungsschicht bzw. Masseschicht oder -schichten versehen sein. Der Anschluß 10 wird eingesetzt als gemeinsamer Elektrodenanschluß bzw. Masseanschluß für Widerstandselemente 8, die im Detail weiter unten beschrieben werden. Jeder der Anschlüsse 11 wird als Elektrodenanschluß für das Widerstandselement 8 verwendet. Die Anschlüsse 12 sind im allgemeinen Stromzuführanschlüsse und die Anschlüsse 13 sind allgemeine Signalanschlußstifte für eine großintegrierte Schaltung (LSI), die auf dem Trägersubstrat befestigt ist. In der dargestellten Ausführungsform wird der Anschluß 10 als ein spezieller Stromzuführanschluß für LSI eingesetzt, er wird aber auch als Elektrode für das Widerstandselement, wie oben erwähnt, verwendet. Natürlich können jeweils getrennte Anschlüsse für diese Funktionen vorgesehen sein.

Der Dünnschicht-Verdrahtungsabschnitt 4 besteht aus Isolationsschichten, die isolierende Filme 9a, 9b und 9c aufweisen, die in dieser Reihenfolge vom Boden bzw. der Unterseite her angeordnet sind. Eine Widerstandsschicht 15 wird zwischen den isolierenden Filmen 9a und 9b zum Ausbilden der Widerstandselemente 8 eingesetzt. Ähnlich ist eine Verdrahtungsschicht 14 zwischen den isolierenden Filmen 9b und 9c zum Ausbilden der Leiterverdrahtung bzw. Leiterbahnverdrahtung 5a vorgesehen. Auf der Oberseite des isolierenden Films 9c ist eine obere Verbindungsschicht 3a zur Verbindung mit Schaltungselementen vorgesehen, die über der Schicht 3a zu befestigen sind. Der isolierende Film 9a, der die unterste Schicht des Dünnschicht-Verdrahtungsabschnittes 4 bildet, hat auf seiner Unterseite bzw. unteren Oberfläche eine untenliegende Verbindungsschicht 3b, die in Positionen entsprechend den Anschlüssen 10 bis 13 der

keramischen Basis 6 zur Verbindung mit jeweils diesen Anschlüssen 10 bis 13 ausgebildet ist.

Die Materialien für die isolierenden Filme bzw. Schichten 9a, 9b und 9c sind nicht kritisch und sie können aus irgendeinem Material bestehen, solange dieses Material die Eigenschaft aufweist, die Oberfläche der keramischen Basis 6 glatt zu machen bzw. horizontal bündig zu machen oder einzuebnen. In der vorliegenden Ausführungsform bestehen die isolierenden Filme 9a, 9b und 9c aus einem organischen Material, wie z.B. Polyimidharz. Die Materialien der jeweiligen Schichten können unterschiedlich sein. Die Materialien dieser isolierenden Schichten 9a, 9b und 9c sind jedoch bevorzugterweise aus dem gleichen oder aus ähnlichen Materialien gemacht, um eine thermische Belastung bzw. Wärmespannung, die zwischen den Schichten erzeugt werden könnte, zu minimieren. Der Film, auf dem die Widerstandsschicht ausgebildet ist und der als Substrat für die Widerstandselemente dient, wird bevorzugterweise aus einem Material bestehen bzw. gemacht, daß einen Wärmeausdehnungskoeffizienten ähnlich zu dem Wärmeausdehnungskoeffizienten der keramischen Basis und dem Wärmeausdehnungskoeffizienten der Widerstandselemente hat. Am besten, ist ein Material, das einen Wärmeausdehnungskoeffizienten hat, der zwischen diesen beiden Wärmeausdehnungskoeffizienten liegt.

Die Widerstandsschicht 15, die Verdrahtungsschicht 14, die obere Verbindungsschicht 3a und die untere Verbindungsschicht 3b sind miteinander durch die Leiterbahnverdrahtung 5a und die Durchgangslöcher 5b verbunden und mit den Durchgangslöchern 7 der keramischen Basis 6 verbunden. Die Durchgangslöcher 5b werden durch Ausbilden von Löchern bzw. Bohrungen in den isolierenden Filmen 9a, 9b und 9c hergestellt und zwar durch Ätzen und Füllen der Löcher bzw. Bohrungen mit Leitern bzw. Leiterbahnmateriale.

Die Widerstandselemente 8 bestehen aus einem Dünnschicht und werden in der Form eines Rings, wie es in Fig. 2 gezeigt ist, ausgebildet. Der Innenumfang und der Außenumfang des Rings werden jeweils mit Elektroden bzw. Kontakten verbunden. Natürlich ist die Form bzw. sind die Abmessungen der Widerstandselemente 8 nicht auf den Ring hin beschränkt und sie können in einer anderen Form vorgesehen sein.

Obwohl Widerstandselemente 8 als Schaltungselemente in der dargestellten Ausführungsform vorgesehen sind, kann auch ein anderer Typ von Schaltungselementen alternativerweise oder zusätzlich vorgesehen sein. Zum Beispiel können Kondensatoren vorgesehen werden. Im Fall, wo Schaltungselemente wie z.B. Abschlußwiderstände nicht erforderlich sind, können die Widerstandselemente 8 weggelassen werden.

Fig. 2 stellt eine Ebene der Widerstandsschicht 15 dar. Wie in der Fig. 2 gezeigt wird, weist die Widerstandsschicht 15 eine Vielzahl von Widerstandselementen 8 und Leitern 5a und Durchgangslöchern 5b auf, die ebenfalls als Elektroden der Widerstandselemente 8 fungieren.

In der dargestellten Ausführungsform wird eine Verdrahtungsschicht 14, wie vorher beschrieben, eingesetzt. Diese Verdrahtungsschicht 14 ist vorgesehen, um eine Einstellung bezüglich Differenzen in den Anordnungen bzw. Ausführungen des Layouts der Anschlüsse zu bewirken, die in der oberen Verbindung mit Schaltungselementen wirkt, die oberhalb der Verbindungsschicht 3a und der unteren Verbindungsschicht 3b befestigt werden sollen, um eine Koordination, bzw. Abstimmung zwischen der oberen Verbindungsschicht 3a und der

unteren Verbindungsschicht 3b zu erreichen. In der dargestellten Ausführungsform vergrößert die Verdrahtungsschicht 14 die Anschlußanordnung hoher Dichte der oberen Verbindungsschicht 3a, und zwar in eine Anschlußanordnung, die für die untere Verbindungsschicht 3b geeignet ist. Die Verdrahtungsschicht 14 kann deshalb weggelassen werden, wenn kein wesentlicher Unterschied in der Anschlußanordnung zwischen den beiden Verbindungsschichten besteht. Oder eine Vielzahl von Verdrahtungsschichten kann vorgesehen werden, wenn die Notwendigkeit dazu besteht.

Die Verdrahtungsschicht 14 ist über bzw. oberhalb der Widerstandsschicht 15 in der dargestellten Ausführungsform vorgesehen.

Die obere Verbindungsschicht 3a hat eine Anschlußanordnung, die einer Anordnung von Kontaktflecken bzw. Kontakten oder Kugeln (balls) entspricht, die auf dem LSI 1 vorgesehen sind, der auf dem Verdrahtungsabschnitt 4 befestigt werden soll. Die untere Verbindungsschicht 3b hat eine Anschlußanordnung bzw. Kontaktanordnung, die einer Anordnung der Anschlüsse 10 bis 13 der keramischen Basis 6 entspricht.

Die integrierten Schaltungselemente, d.h. der LSI 1, ist auf dem Dünnschicht-Verdrahtungsabschnitt 4 befestigt. Der LSI 1 ist mit seinen Kontaktflecken (nicht gezeigt) eingebaut, die auf den Anschlüssen der oberen Verbindungsschicht 3a jeweils angeordnet sind und mit diesen durch ein Lot bzw. Lötmedium 2 bondiert bzw. verbunden sind. Somit kann ein Gehäuse für Schaltungselemente bzw. ein LSI-Gehäuse erzeugt werden.

Der Aufbau des Trägersubstrats wird nachfolgend genauer beschrieben, während auf das Herstellungsverfahren des Trägersubstrats eingegangen wird.

Die keramische Basis selbst wird mittels eines bekannten Verfahrens hergestellt. Z. B. wird eine Dispersion oder ein Schlamm bzw. Dickschlamm aus keramischem Pulver und einem flüssigen Bindemittel bzw. Lösungsmittel hergestellt und in dünne Schichten bzw. Blätter gegossen bzw. geformt, indem ein Nivelliermesser oder ein Streichmesser über den Schlamm gezogen wird. Nach dem Austrocknen werden die Blätter auf die vorgesehene Größe geschnitten, Durchgangslöcher und Hohlräume mechanisch ausgestanzt, Verdrahtungsbahnen erzeugt und die Durchgangslöcher mit Metall gefüllt. Mehrere dieser Blätter werden zusammengelegt zu einem Laminat und die gesamte Struktur wird gebrannt, um einen monolithischen, gesinterten Körper für die keramische Basis zu erzeugen. Im Verlauf des Herstellungsverfahrens werden die Anschlüsse 10 bis 13 auf der keramischen Basis 6 ausgebildet. Dann wird der Dünnschicht-Verdrahtungsabschnitt 4 auf der keramischen Basis 6 erzeugt.

In dem Dünnschicht-Verdrahtungsabschnitt 4 werden die untere Verbindungsschicht 3b, der isolierende Film 9a, die Widerstandsschicht 15, der isolierende Film 9b, die Verdrahtungsschicht 14, der isolierende Film 9c und die obere Verbindungsschicht 3a in dieser Reihenfolge vom Boden aus geschichtet bzw. laminatartig angeordnet.

Die untere Verbindungsschicht 3b wird auf der keramischen Basis 6 in Positionen, die den Öffnungen der Durchgangslöcher 7 entsprechen, ausgebildet, die jeweils mit den Anschlüssen 10 bis 13 verbunden sind. Die Schicht 3b kann erzeugt werden, wenn die Durchgangslöcher der keramischen Basis 6 mit einem leitenden Material gefüllt sind.

Die isolierenden Filme 9a, 9b und 9c werden mittels Aufbringen bzw. Überziehen einer Lacklösung, die

Polyimide enthält, und weiter durch Trocknen und Baken derselben erzeugt. Jeder der isolierenden Filme 9a, 9b und 9c ist mit den Leitern 5a und den Durchgangslöchern 5b versehen. Die isolierenden Filme 9a, 9b und 9c werden jeweils einem Ätzzvorgang ausgesetzt, um Löcher oder Vertiefungen bzw. Hohlräume in den Filmen zu erzeugen, und leitende Materialien werden in die Löcher gefüllt, um Leiter 5a und Durchgangslöcher 5b zu erzeugen. Die leitenden Materialien werden durch Metallisieren, Galvanisieren oder Plattieren erzeugt.

Der isolierende Film 9a wird zuerst erzeugt. Dieser isolierende Film 9a wird so dick ausgebildet, daß er Vertiefungen bzw. Rillen oder Deformationen auf der Oberfläche der keramischen Basis füllt, um eine glatte Oberfläche zu erzeugen. Es ist für den isolierenden Film 9a ausreichend, eine Oberfläche zu haben, die so glatt wie die Widerstandselemente 8 ist, die auf dem isolierenden Film 9a vorzusehen sind, um die Widerstandselemente mit hoher Genauigkeit zu erzeugen bzw. auszubilden. Z. B. ist der isolierende Film 9a 10 bis 30µm dick.

Auf einer oberen Fläche bzw. Oberfläche des isolierenden Films 9a ist die Widerstandsschicht 15 vorgesehen. Die Widerstandselemente 8 sind in dieser Schicht durch ein bekanntes Verfahren wie z.B. Vakuumabscheiden, Sputtern oder ähnlichem erzeugt bzw. ausgebildet. Die Widerstandselemente 8 bestehen aus einem Material mit Widerstandseigenschaft, wie z.B. Cr, Cr-Cermet oder ähnlichem. Die Widerstandselemente 8 werden in einem gewünschten Muster durch die Anwendung der Vakuumabscheidung durch eine Maske oder durch die Anwendung von Fotoätzen nach der Abscheidung bzw. Ablagerung geformt. Die Dicke des Widerstandselements 8 wird durch den spezifischen Widerstand des eingesetzten Widerstandsmaterials bestimmt und ein Muster des Widerstandselements wird ausgebildet. Die Dicke liegt z.B. bei 0.05 bis 30µm.

Der isolierende Film 9b ist auf der Widerstandsschicht 15 in einer Art und Weise aufgebracht, wie sie bezüglich des Films 9a beschrieben ist.

Die Verdrahtungsschicht 14 ist auf dem isolierenden Film 9b vorgesehen. Die Leiter 5a der Verdrahtungsschicht 14 bestehen aus Aluminium. Die Leiter 5a der Verdrahtungsschicht 14 werden z.B. durch Vakuumabscheidung usw. auf gleiche Art und Weise, wie mit Bezug auf die Widerstandsschicht 15 beschrieben worden ist, erzeugt. In diesem Schritt kann eine Maskeneinrichtung eingesetzt werden, um das gewünschte Leiterverdrahtungsmuster zu erhalten. Alternativerweise kann ein Leiterfilm zuerst ausgebildet werden und dann können die Muster z.B. durch Fotoätzen ausgebildet werden.

Der isolierende Film 9c kann auf ähnliche Art und Weise, wie oben beschrieben wurde, ausgebildet werden, nachdem die Verdrahtungsschicht 14 ausgebildet worden ist.

Die obere Verbindungsschicht 3a ist auf dem isolierenden Film 9c ausgebildet. Die Leiter der Verbindungsschicht 3a werden durch das Metall, das den Durchgangslöchern 5b zugeführt wird, die zwischen der Verdrahtungsschicht 14 und der oberen Verbindungsschicht 3a ausgebildet sind, erzeugt. Deshalb können die Leiter der Schicht 3a simultan mit dem Einführen des Metalls, in die Durchgangslöcher 5b ausgebildet werden. Alternativerweise können Elektroden separat von den Durchgangslöchern 5b erzeugt werden und mit den Durchgangslöchern 5b verbunden werden.

Das Trägersubstrat der Ausführungsform ist somit hergestellt und die LSI-Schaltung 1 kann auf dem Trä-

gersubstrat befestigt bzw. angebracht werden, um die LSI-Einheit bzw. das LSI-Gehäuse zu bilden. Zur Verbindung des LSI 1 werden Lötkegeln 2 eines hohen Schmelzpunktes der oberen Verbindungsschicht 3a zugeführt und der LSI 1 wird auf die Verbindungsschicht 3a mit seinen Kontaktflecken (nicht gezeigt) gesetzt, die jeweils auf den entsprechenden Lötkegeln 2 angeordnet sind, wonach das Schmelzen der Lötkegeln 2 ausgeführt wird, um die gewünschte Verbindung zu erhalten.

Das so hergestellte LSI-Gehäuse wird z.B. auf einer gedruckten Leiterplatte befestigt, wobei die Anschlüsse 10 bis 13 der keramischen Basis 6 mit der Leiterplatte verbunden werden, und zwar durch Einsatz eines Lotes, das einen Schmelzpunkt hat, der niedriger ist als der Schmelzpunkt der Lötkegel 2.

Wie oben beschrieben, ist der isolierende Film 9a auf der keramischen Basis 6 vorgesehen und die Widerstandselemente 8 sind auf dem isolierenden Film 9a ausgebildet. Mit dieser Anordnung wird die Unregelmäßigkeit der Oberfläche der keramischen Basis 6 durch den isolierenden Film 9a ausgeglichen bzw. eingeebnet. Als Ergebnis davon können die Widerstandselemente 8 genau ausgebildet werden.

Die Verdrahtungsschicht 14, die zwischen der Widerstandsschicht 15 und der oberen Verbindungsschicht 3a angeordnet ist, weist die folgenden vorteilhaften Effekte bzw. Wirkungen auf.

Erstens wirkt sie als eine Schnittstelle zum Koordinieren bzw. Abstimmen der Anschlußanordnung der keramischen Basis mit der Anschlußanordnung der integrierten Schaltungselemente, die auf der keramischen Basis befestigt werden sollen.

Zweitens sind die Widerstandselemente von Beschränkungen in der Position und der Fläche befreit, wo die Elemente vorgesehen sind, wobei diese Beschränkung möglicherweise dann verursacht wird, wenn Anschlüsse bzw. Anschlußdrähte der Anschlüsse für die integrierten Schaltungselemente und die Abschlußwiderstandselemente zusammen vorhanden sind. Mit dieser Anordnung können eine Vielzahl von Widerstandselementen in einer vorgesehenen Anordnung und vorgesehener Größe angeordnet werden, ohne daß die Funktion des Eingebens und/oder Ausgebens oder des Einsetzens und/oder des Herausnehmens bezüglich der integrierten Schaltungselemente verschlechtert wird.

Drittens geht die Anschlußanordnung der großintegrierten Schaltung, in der die Anschlüsse mit einer hohen Dichte vorgesehen sind, in eine Anordnung über, bei der die Anschlüsse mit einer reduzierten Dichte gegeben sind, und zwar aufgrund der Schnittstellenfunktion der Verdrahtungsschicht, wie oben beschrieben wurde. Demzufolge kann die Verbindung mit der gedruckten Leiterplatte leicht erreicht werden. Zusätzlich, da die Größe des Gehäuses selbst groß wird, ist die Handhabung des Gehäuses erleichtert.

Obwohl die Erfindung obenstehend bezüglich eines Trägersubstrats für einen LSI beschrieben wurde, und bezüglich eines Gehäuses, das das Trägersubstrat einsetzt, ist die vorliegende Erfindung nicht auf diese Anwendungsmöglichkeiten beschränkt.

Die isolierenden Filme der Ausführungsform, die oben erläutert wurde, bestehen aus Polyimiden, können aber aus einem anderen Material bevorzugterweise einem organischen Material bestehen.

Obwohl die Widerstandsschicht und die Verdrahtungsschicht in der dargestellten Ausführungsform vorgesehen sind, werden sie nicht notwendigerweise benötigt, wenn nur die Funktion von einer der Schichten

erforderlich ist.

### Patentansprüche

1. Trägersubstrat, das eine Isolatorbasis mit Anschlüssen für eine äußere Verbindung und einen Verdrahtungsabschnitt aufweist, der auf der Isolatorbasis zum Verbinden von Schaltungselementen, die auf dem Trägersubstrat aufgebracht werden sollen, mit diesen Anschlüssen für eine äußere Verbindung vorgesehen ist; wobei dieser Verdrahtungsabschnitt aufweist eine Vielzahl von isolierenden Filmen, eine Elektroden-schicht, die auf der obersten Isolationsschicht zur Verbindung mit den Schaltungselementen vorgesehen ist, eine Schaltungselementschicht oder Schichten, die auf der Isolationsschicht bzw. auf den Isolationsschichten vorgesehen sind, die nicht der obersten Isolationsschicht entsprechen und Schaltungselemente aufweist, die in einem Dünnschicht ausgeformt sind, und Leiter, die auf den isolierenden Filmen zum Verbinden der Elektroden-schicht mit den Anschlüssen für die Außenverbindung durch die Schaltungselementschicht oder Schichten vorgesehen sind. 5 10 15
2. Trägersubstrat, das aufweist eine Isolatorbasis mit Anschlüssen für eine Außenverbindung und einen Verdrahtungsabschnitt, der auf der Isolatorbasis zum Verbinden von Schaltungselementen, die auf dem Trägersubstrat zu befestigen sind, mit den Anschlüssen für die Außenverbindung ausgebildet ist, wobei der Verdrahtungsabschnitt aufweist eine Vielzahl von isolierenden Filmen, eine Elektroden-schicht, die auf dem obersten isolierenden Film vorgesehen ist und Elektroden zur Verbindung mit den Schaltungselementen hat, eine Verdrahtungs-schicht, die auf irgendeiner anderen isolierenden Schicht als der obersten isolierenden Schicht zum Koordinieren der Anordnung der Elektroden auf der Elektroden-schicht mit den Anschlüssen für die Außenverbindung vorgesehen ist, um die Elektroden mit den Anschlüssen zu verbinden, und Leiter, die auf den Isolationsschichten zum Verbinden der Elektroden-schicht mit den Anschlüssen für die Außenverbindung durch die Verdrahtungsschicht vorgesehen sind. 20 25 30 35 40 45
3. Trägersubstrat, das aufweist eine Isolatorbasis mit Anschlüssen für eine Außenverbindung und einen Verdrahtungsabschnitt, der auf der Isolatorbasis zum Verbinden von Schaltungselementen, die auf dem Substrat befestigt werden sollen, mit den Anschlüssen für die Außenverbindung vorgesehen ist, wobei der Verdrahtungsabschnitt aufweist eine Vielzahl von isolierenden Filmen, eine Elektroden-schicht, die auf der obersten isolierenden Schicht zum Verbinden mit den Schaltungselementen vorgesehen ist, eine Schaltungselementschicht, die auf der isolierenden Schicht vorgesehen ist, die nicht der obersten isolierenden Schicht entspricht, und Schaltungselemente hat, die in einem Dünnschicht ausgeformt sind, eine Verdrahtungsschicht, die zwischen der Schaltungselementschicht und der Elektroden-schicht zur Koordination der Anordnung der Elektroden auf der Elektroden-schicht mit den Anschlüssen für die Außenverbindung vorgesehen ist, um die Elektroden mit den Anschlüssen zu verbinden, und Leiter, die auf den isolierenden Schichten zum Verbinden der Elektroden-schicht mit den Anschlüssen für die Außenverbindung über die Ver- 50 55 60 65

drahtungsschicht vorgesehen sind.

4. Schaltungselementgehäuse, dadurch gekennzeichnet, daß Schaltungselemente auf dem Trägersubstrat gemäß Anspruch 1 zum Verbinden mit der Elektroden-schicht des Trägersubstrats befestigt sind.
5. Schaltungselementgehäuse, dadurch gekennzeichnet, daß Schaltungselemente auf dem Trägersubstrat nach Anspruch 2 zur Verbindung mit der Elektroden-schicht des Trägersubstrats untergebracht sind.
6. Schaltungselementgehäuse, dadurch gekennzeichnet, daß Schaltungselemente auf dem Trägersubstrat gemäß Anspruch 3 zum Verbinden mit der Elektroden-schicht des Trägersubstrats befestigt sind.
7. Trägersubstrat nach Anspruch 1, dadurch gekennzeichnet, daß die Dünnschichtschaltungselemente Dünnschichtwiderstandselemente sind.
8. Trägersubstrat nach Anspruch 3, dadurch gekennzeichnet, daß die Dünnschichtschaltungselemente Dünnschichtwiderstandselemente sind.
9. Schaltungselementgehäuse, dadurch gekennzeichnet, daß die Schaltungselemente auf dem Trägersubstrat nach Anspruch 7 zum Verbinden mit der Elektroden-schicht des Substrats befestigt sind.
10. Trägersubstrat nach Anspruch 1, dadurch gekennzeichnet, daß die isolierenden Filme aus organischen Materialien bestehen.
11. Trägersubstrat nach Anspruch 2, dadurch gekennzeichnet, daß die isolierenden Filme aus organischen Materialien bestehen.
12. Trägersubstrat nach Anspruch 3, dadurch gekennzeichnet, daß die isolierenden Filme aus organischen Materialien bestehen.
13. Verfahren zum Herstellen eines Trägersubstrats, das aufweist eine Isolatorbasis mit Anschlüssen für eine Außenverbindung und einen Verdrahtungsabschnitt, der auf der Isolatorbasis zum Verbinden von Schaltungselementen, die auf dem Trägersubstrat zu befestigen sind, mit den Anschlüssen der Isolatorbasis für die Außenverbindung vorgesehen ist, wobei das Verfahren die folgenden Schritte aufweist:  
Erzeugen des Verdrahtungsabschnitts durch:  
Ausbilden eines isolierenden Films auf der Isolatorbasis;  
Ausbilden von Schaltungselementen in einem Film auf dem isolierenden Film;  
Ausbilden eines weiteren isolierenden Films auf dem Film der Schaltungselemente;  
Ausbilden einer Verdrahtungsschicht auf dem weiteren isolierenden Film zur Koordinierung der Schaltungselemente, die auf dem Trägersubstrat zu befestigen sind, mit den Anschlüssen für die Außenverbindung der Isolatorbasis, um zwischen diesen eine Verbindung zu erreichen;  
Ausbilden eines noch weiteren isolierenden Films auf der Verdrahtungsschicht; und  
Ausbilden einer Elektroden-schicht auf dem noch weiteren isolierenden Film zum Verbinden mit den Schaltungselementen; und  
Erzeugen von Durchgangslöchern und Verdrahtungsleitern in Verbindung mit den jeweiligen isolierenden Filmen.

— Leerseite —

FIG. 1

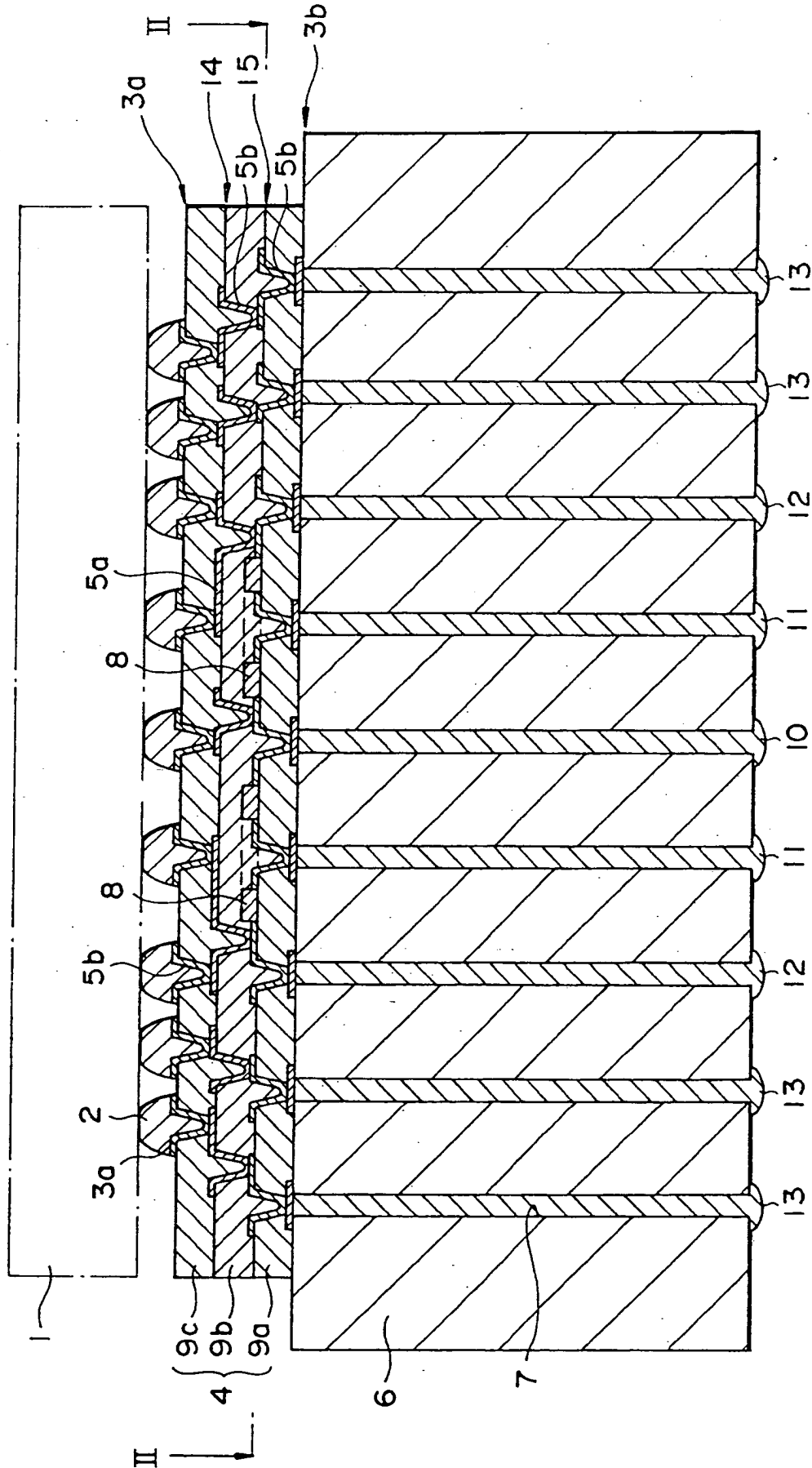


FIG. 2

